

平板显示系统分形扫描模型的 IP 核实现

陈章进¹, 徐美华², 冉 峰³

(1. 上海大学计算中心; 2. 上海大学机电工程与自动化学院; 3. 上海大学微电子研究与开发中心, 上海 200072)

摘要: 本文论述了最优扫描结构的分形理论模型到通用逻辑算法的推导、分形扫描方法在平板显示灰度控制中的关键技术研究及 IP 核构造。根据建立的平板显示器(FPD, Flat Panel Display)分形扫描核心模块架构, 导出相应的 n 位分形扫描的递推结构及硬件逻辑实现模型, 然后研究每个扫描时间对应的子空间码和位码序列的生成及逻辑实现, 其中采用格雷编码定位器优化策略生成子空间码序列, 可简化硬件逻辑、提高系统的抗干扰能力。在此基础上设计了适合各种灰度等级的、具有自主知识产权的分形扫描软核, 仿真结果证明所设计的 IP 核达到预期目标, 可嵌入于 FPD 扫描控制器中, 有效提高了灰度扫描的利用率和 FPD 画面质量, 更重要的是使具有自主知识产权的平板显示器分形扫描方法得以工程实现。

关键词: 平板显示; 最优扫描结构; 分形 IP 核; 子空间码; 位码; 灰度等级

中图分类号: TP301, TP391 **文献标识码:** A **文章编号:** 0372-2112 (2008) 05-0880-06

IP Core Implementation of Fractal Scanning Model for FPD System

CHEN Zhang jin¹, XU Mei hua², RAN Feng³

(1. Computer Center, Shanghai University; 2. School of Mechanical and Electronic Engineering and Automation, Shanghai University; 3. Microelectronic R&D Center, Shanghai University, Shanghai 200072, China)

Abstract: This paper presents the general logic algorithm deduction based on the fractal theory model of optimal scanning architecture, research on the key technique of fractal scanning method in FPD (Flat Panel Display) gray scale controlling and the IP core designing. The studying content included the fractal scanning core scheme and n bits recurrence structure, creation and logic implementation of sub space code sequences which can simplify hardware and raise anti interference ability by applying the gray code locator. On the facts mentioned above, we have completed the fractal scanning IP (Intellectual Property) core which can adapt to all kinds of gray scales, and the simulation results indicated that the designed IP core accords with the prearrange objective. The novel fractal scanning IP core embedded in FPD scanning controller can efficiently increase the scanning availability and the FPD imaging quality, and the more important fact is that the creationary control method gets the engineering implementation.

Key words: flat panel display; optimal scanning architecture; fractal IP core; sub space code; bit code; gray scale

1 引言

高清晰度大屏幕平板显示技术是国家“十一五”科技规划的重点研究领域之一, 而灰度扫描的利用率和效率问题是当前 FPD 向高清晰度大屏幕发展的共性问题, 瓶颈所在^[1-3]。文献[4]从理论上导出了平板显示器灰度控制的扫描路径结构的数学表达式, 并证明这种扫描结构具有最优性和通用性, 可以获得有规律的分形扫描方法和最大的扫描利用率。这对实现平板显示器灰度成像高压缩比(高速扫描)和最高扫描效率具有指导性意义。

本文主要研究 FPD 最优扫描结构的分形方法的工程实现, 在导出 FPD 的分形扫描核心算法和建立相对应的硬件逻辑实现模型的基础上, 设计出适合各种灰度等级的、具有自主知识产权的分形扫描核。分形扫描 IP

核的仿真及应用结果表明, 与传统扫描方法比较, 采用该分形扫描方法使扫描利用率达到 100%, 可大幅降低实际时钟频率(在扫描位数为 8 时, 降低到 1/29), 为高清晰度 FPD 显示器件急需解决的传递速度的瓶颈问题提供了理论和实验依据, 并为进一步开发相关的专用集成电路奠定了基础。

2 分形扫描 IP 核模块的架构

2.1 自相似分形拓扑结构

FPD 灰度图像扫描的关键在于将图像的灰度存贮矩阵转换成像素相应的点亮时间^[7], 因而可先构建一个 FPD 灰度扫描的时空映射拓扑架构, 将空间的灰度存贮矩阵平面映射到灰度扫描时空平面, 在此架构上研究灰度成像的最优扫描结构及分形实现。

表 1 16 级灰度 Z 字形自相似分形扫描拓扑结构图

时间	子空间								子空间码	位码	消隐
	0	1	3	2	6	7	5	4			
0	X								0	3	0
1	.	X							1	3	0
2	.	.	X						3	3	0
3	.	.	.	X					2	3	0
4	X				6	2	0
5	X			7	2	0
6	X		5	1	0
7	X	4	0	0
8	X	4	1	0
9	X	5	0	0
10	X	5	2	0
11	X	4	2	0
12	X	.	.	.	6	1	0
13	X	.	.	7	0	0
14	X	.	.	7	1	0
15	X	.	.	.	6	0	0
16	X	.	.	.	6	3	0
17	X	.	.	7	3	0
18	X	.	5	3	0
19	X	4	3	0
20	X	0	2	0
21	.	X	1	2	0
22	.	.	X	3	1	0
23	.	.	.	X	2	0	0
24	X	.	.	.	2	1	0
25	.	.	X	3	0	0
26	.	.	.	X	3	2	0
27	X	.	.	.	2	2	0
28	X	0	1	0
29	.	X	1	0	0
30	.	.	X	1	1	0
31	X	0	0	0
32	X	0	-	1
33	.	X	1	-	1
34	.	.	X	3	-	1
35	.	.	.	X	2	-	1
36	X	.	.	.	6	-	1
37	X	.	.	7	-	1
38	X	.	5	-	1
39	X	4	-	1

截取数字存储型平板显示器的一个数字存储扫描行, 每个像素点有 n bit 数据代表灰度值, 向后旋转 90 度, 与时间坐标共建一个平行四边形的灰度扫描时空平面(如图 1 示), 其横轴代表显示平面的像素点, 纵轴代表生成像素灰度的时间, 其刻度为灰度调宽的扫描时间单位^[5]. 定义灰度扫描时空平面上垂直均等分割的子空间个数为 M_n , 定义第 k 位的灰度权值为 H_k , 第 1 位到第 n 位的扫描时间深度(灰度权值的代数)为 E_n , n 位扫描的总高度为 T_n , T_n 定义为总扫描时间, 其值为扫描

时间深度加消隐时间. 最优扫描结构是将空间分割成 $M_n = 2^n - 1$ 个子空间, 在空间中每一个点处相邻两次扫描等待期间, 对其他子空间点进行扫描. 根据最优扫描结构的自相似分形特征所构建的理论模型可充分利用每次间隔, 达到 100% 的扫描利用率^[4], 16 级灰度 Z 字形自相似分形扫描拓扑结构如表 1 所示. $M_4 = 8$ 为子空间维数. 在时间轴(纵轴)上, 每个时间单位对一个子空间进行扫描(在表中以“X”表示), 每一行要进行 40 次扫描. 表中的“X”所形成的图案即是自相似的 Z 字形分形扫描拓扑结构图.

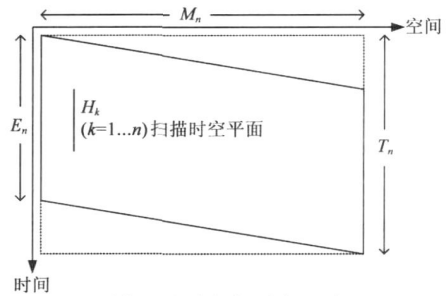
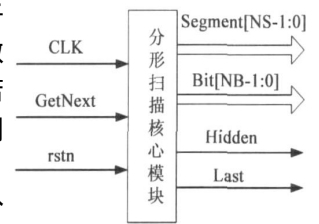


图 1 灰度扫描时空平面

2.2 分形扫描核心模块架构

分形扫描的核心模块见图 2, NB 表示位码的位宽, 取决于灰度等级要求; 子空间码的位宽为参数 NS , 取决于扫描方法. 若表示灰度的位数为 n , 则表示灰度的位数为 n , 则灰度等级为 2^n , 有 $NB = \log_2 n$. 对于最优结构的分形扫描方法, 子空间数为 $2^n - 1$ 个, 子空间码的位宽 $NS = n - 1$. 分形扫描核心模块的主要功能是完成分形扫描算法的逻辑实现, 在时钟 CLK 上升沿且信号 $GetNext$ 高电平有效时, 输出当前时间的位码 $Bit[NB - 1:0]$ 、子空间码 $Segment[NS - 1:0]$ 和消隐码 Hidden, 以一种分形方式控制平板显示器的行列驱动地址和灰度值.

图 2 分形扫描核心模块



以 16 级灰度为例, 可以导出 16 级灰度时的分形扫描结构如表 1 左边的时间——子空间子表所示.

每一个子空间上, 在时间轴上共进行 5 次扫描, 其中前 4 次扫描包含 $H_1 = 1, H_2 = 3, H_3 = 8, H_4 = 20$ 4 种扫描间隔, 对应最低至最高位的灰度权值. 从时间轴角度看, 每一个时间单位只对一个子空间进行扫描. 其中, 前 $E_4 = 32$ 次扫描对 8 个子空间进行非线性按位扫描, 每个子空间扫描 4 次, 最后 8 次扫描分别对 8 个子空间进行消隐处理.

为使逻辑实现时避免逻辑竞争, 子空间按格雷码形式分配维数值(即 0、1、3、2、6、7、5、4), 实际扫描时, 时间

轴方向上, 扫描的子空间维数值按准格雷码方式变化, 即相临的子空间维数值最多只有一位二进制值发生变化. 采用格雷与准格雷子空间码序列, 可以有效提高系统的抗干扰能力.

在进行实际逻辑设计之前, 首先将每个子空间按照时间轴列出各自的权值序列, 如表 2 权重排列栏所示: 每个子空间对应的权值序列都是 1、3、8、20 的一个排列, 并且具有某种对称性, 由于表示 16 级灰度需要 4 位二进制, 将数据位 Bit0 对应权值 1, Bit1 对应权值 3, Bit2 对应权值 8, Bit3 对应权值 20, 则可以从权重排列得到相应数据位的位码排列, 如表 2 最右列所示^[6].

其次, 将每个时间对应的扫描列出对应的子空间码与位码, 如在时间 0 时, 对应的子空间 0, 权值为 20、位码为 3、消隐码为 0, 同样地, 计算其他时间点的子空间码、位码和消隐码, 得到表 1 的最右边三列. 其中消隐码 1 表示消隐阶段.

表 2 16 级灰度 Z 字分形扫描的权重排列和位码排列

子空间	权	重	排	列	位	码	排	列
0	20	8	3	1	3	2	1	0
1	20	8	1	3	3	2	0	1
3	20	3	1	8	3	1	0	2
2	20	1	3	8	3	0	1	2
6	8	3	1	20	2	1	0	3
7	8	1	3	20	2	0	1	3
5	3	1	8	20	1	0	2	3
4	1	3	8	20	0	1	2	3

3 分形扫描 IP 核的逻辑算法推导

分形扫描方法的主要信息均反映在子空间码和位码序列上, 可以使用纯逻辑从子空间和位码的前一码值推出下一码值.

为了分析各码值数列, 使用以下表示法: $\{ \dots \}$: 表示一个数列, 括号内为数列的各个项, $\{ A, B \}$: 表示一个由 A 和 B 两个子数列合并成的一个更大数列, $A: k$: 数列 A 的第 k 个数值

$! A$: 数列 A 的倒序构成的新数列

A^n 或 $\{ A \}_n$: 数列 A 整体重复 n 次构成的新数列

$d + A$ 或 $A + d$: 由数列 A 的每个元素加上数值 d 所构成的新数列

$|A|$: 表示数列 A 的元素个数

3.1 子空间码与位码数列的推导

设 n 为表示灰度等级所需的位数, 记全部时间对应的子空间码数列为 Z_n 、非消隐时间对应的位码数列为 B_n 、 Z_n 数列中的前 $|B_n|$ 个元素的数列为 X_n ; P_n 表示 n 位数的格雷码排列; P_{n-1} 表示 P_n 数列的前半部分; P_{n-2} 表示 P_n 数列的后半部分.

当 $n = 1$ 时, 只有一个子空间和二个时间, 第一个

时间为正常扫描, 第二个时间为消隐, 因此有: $Z_1 = \{0, 0\}$; $B_1 = \{0\}$; $X_1 = \{0\}$.

n 位分形扫描的递推结构如图 3 所示, 将扫描分成五个阶段以便导出序列 B_n 和 X_n , 第一阶段为最开始的 M_{n-1} (值为 2^{n-2}) 个时间, 依格雷顺序对前半部分的子空间按最高权值进行扫描, 对应的位码为最高值 (n-1), 对应的子空间码为 $P_{n-1:1}$.

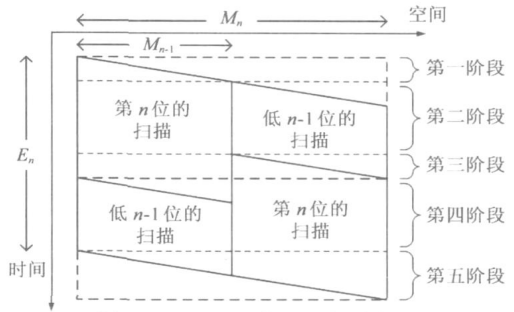


图 3 n 位分形扫描的递推结构

第二个阶段为接下来的时间是对后半部分的子空间按低一级的方式进行扫描, 这时的位码序列与低一级的 B_{n-1} 相同, 子空间码序列与低一级的 X_{n-1} 类似, 但实际使用的是后半部分子空间的编码, 即对 X_{n-1} 的每个子空间码变换到后半格雷编码, 得到数列:

$$(2^{n-2} + 2^{n-3}) \oplus X_{n-1} \tag{1}$$

$(2^{n-2} + 2^{n-3})$ 是 X_n 第二阶段的第一项.

第三阶段与第一阶段类似, 对后半部分子空间按最高权值进行扫描, 对应的位码为最高值 (n-1), 对应的子空间码为 $P_{n-1:2}$.

第四阶段与第二阶段类似, 对前半部分子空间按低一级的方式进行扫描, 位码序列与低一级的 B_{n-1} 相同, 子空间码序列与低一级的 X_{n-1} 相同.

第五阶段是对全部子空间按格雷顺序依次进行消隐, 此时子空间码序列为 P_{n-1} .

对应第一至第四阶段, B_n 数列和 X_n 数列可由式 (2)、式 (3) 导出.

$$B_n = \{ \{ n-1 \} 2^{n-2}, B_{n-1}, \{ n-1 \} 2^{n-2}, B_{n-1} \} \tag{2}$$

$$X_n = \{ P_{n-1:1}, (2^{n-2} + 2^{n-3}) \oplus X_{n-1}, P_{n-1:2}, X_{n-1} \} \tag{3}$$

结合第五阶段, 可得:

$$Z_n = \{ X_n, P_{n-1} \} \tag{4}$$

3.2 位码数列的特征及逻辑生成

数列 B_n 有明显的变化规律, 根据表 1 以及式 (2) 可以获得 B_n 的以下特征:

(1) 数列中的数字 k (k > 0) 出现时连续出现 2^{k-1} 次 (对应 B_n 数列的第一和第三阶段内部), 数字 0 只能连续出现 1 次 (对应于 $B_0 = \{0\}$).

(2) 数列中的数字变化时, 若前一个非 0, 则后一个数为前一个数递减 1 (对应于从第一阶段到第二阶段或

第三阶段到第四阶段的变化)。

(3) 数列中的前一个数字为 0 时(对应于从第二阶段到第三阶段的变化)。

(a) 该数之前 1 出现奇数次(对应 B_1), 则后一个数也为 1, 否则

(b) 该数之前 2 连续出现奇数次(对应 B_2), 则后一个数也为 2, 否则

(c) 依此类推, 该数之前 k 连续出现奇数次(对应 B_k), 则后一个数也为 k , 否则

(d) 如果该数之前所有数均连续出现偶数次(对应第四到第五阶段), 则数列结束, 转入消隐阶段

以 16 级灰度($n=4$)为例, 设计一个状态图来实现 B_4 数列的生成, 如图 4 所示, 状态图中, 状态 B_3 到 B_0 对应 B_4 数列中取值 3 到 0, Bend 状态表示扫描消隐阶段。 $K[3]$ 到 $K[1]$ 表示 B_4 数列中值 3 到 1 是奇数次或偶数次连续出现, 取值 1 表示奇数次连续出现, 取值 0 表示偶数次连续出现。 $D[2]$ 到 $D[0]$ 表示 X_4 数列的相应位应该翻转。 Finish 表示每一状态内部计数已经结束。

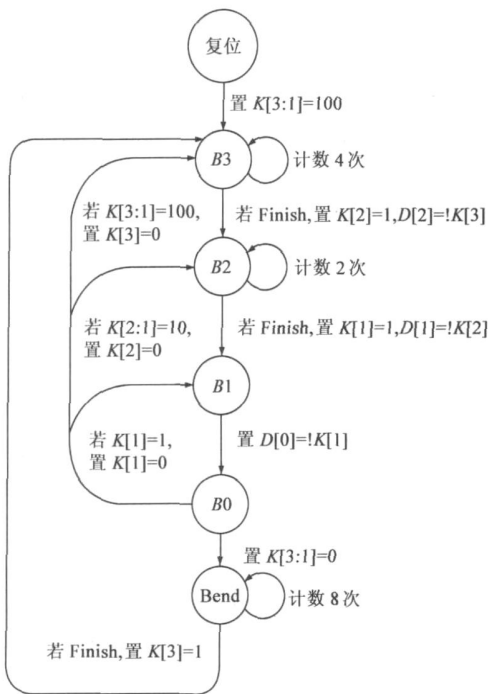


图 4 分形扫描控制状态图 (16 级灰度)

状态图复位后进入 B_3 状态, 初始化 $K[3:1]$ 为 100, 表明是第一次进入 B_3 状态; 在 B_3 状态时, 输出 B_4 数列的当前值 3, 输出 4 次后转入 B_2 状态, 同时置 $K[2]$ 为 1, 表明第奇数次进入 B_2 状态(由高位码进入低位码总是看成是第奇数次); 在 B_2 状态时, 输出 B_4 数列的当前值 2, 输出 2 次后转入 B_1 状态, 同时置 $K[1]$ 为 1, 表明第奇数次进入 B_1 状态; 在 B_1 状态时, 输出 B_4 数列的当前值 1, 输出 1 次后转入 B_0 状态; 在 B_0 状

态时, 输出 B_4 数列的当前值 0, 输出 1 次后根据各位码的出现次数进入不同状态。

如果 $K[1]$ 为 1 表明数字 1 出现了奇数次, 则下一个应该是数字 1, 转入状态 B_1 , 同时设置 $K[1]$ 为 0, 表明现在是第偶数次进入 B_1 状态; 如果 $K[1]$ 为 0 而 $K[2]$ 为 1 表明数字 2 连续出现了奇数次, 则下一个应该是数字 2, 转入状态 B_2 , 同时设置 $K[2]$ 为 0, 表明是第偶数次进入 B_2 状态; 如果 $K[1]$ 与 $K[2]$ 都为 0 而 $K[3]$ 为 1 表明数字 3 连续出现奇数次, 则下一个应该是数字 3, 转入状态 B_3 , 同时设置 $K[3]$ 为 0, 表明是第偶数次进入 B_3 状态; 如果 $K[1]$ 到 $K[3]$ 均为 0, 则表明数列完成, 进入消隐阶段, 转入状态 Bend

在 Bend 状态时, 输出消隐有效, 输出 8 次(对应 8 个子空间)后, 置 $K[3]$ 为 1 并转入状态 B_3 , 开始新一轮循环。

定义 BST 为状态图当前状态, 定义 $B_3=3, B_2=2, B_1=1, B_0=0$ 和 Bend=4 为状态常量, 定义 $count[2:0]$ 为每个状态的计数器, 定义 finish 判断每个状态是否计数器满。

比较 BST 各个状态常量的取值, 可以直接使用状态编码得到位码与消隐码:

$$\text{Bit}[1:0] = \text{BST}[1:0] \quad (5)$$

$$\text{Hidden} = \text{BST}[2] \quad (6)$$

3.3 子空间码序列的特征

X_n 数列的生成要比 B_n 数列复杂很多, 它的生成与 B_n 和 P_n 相关, 列出公式如下:

$$\begin{aligned} B_1 &= \{0\} \\ X_1 &= \{0\} \\ B_n &= \{ \{n-1\}2^{n-2}, B_{n-1}, \{n-1\}2^{n-2}, B_{n-1} \} \end{aligned} \quad (7)$$

$$X_n = \{ P_{n-1:1}, (2^{n-2} + 2^{n-3}) \oplus X_{n-1}, P_{n-1:2}, X_{n-1} \}$$

由式(7)可以推出: X_k 的第一项、最后一项, 以及 B_k 的最后一项均为 0 ($k > 0$)。数列 X_n 和 B_n 的构成分成四个阶段, X_n 第一阶段($P_{n-1:1}$)的项数与 B_n 相应第一阶段($\{n-1\}2^{n-2}$)的项数相同, 第二至第四阶段的项数也对应相同。

分析 X_n 和 Z_n 各阶段的首尾两项, 有: 第一阶段 $P_{n-1:1}$, 第一项为 0, 最后一项为 2^{n-3} ; 第二阶段($2^{n-2} + 2^{n-3}) \oplus X_{n-1}$, 第一项和最后一项均为 $(2^{n-2} + 2^{n-3})$; 第三阶段 $P_{n-1:2}$, 第一项为 $(2^{n-2} + 2^{n-3})$, 最后一项为 2^{n-2} ; 第四阶段 X_{n-1} , 第一项和最后一项均为 0; 数列 Z_n 第五阶段 P_{n-1} , 第一项为 0, 最后一项为 2^{n-2} 。

再分析 X_n 数列各阶段的连接点, 有: 从第一至第二阶段, 第二阶段的第一项正好为 P_{n-1} 的下一数字, 符合格雷顺序; 从第二至第三阶段, 数字保持不变($2^{n-2} +$

2^{n-3}); 从第三至第四阶段, 从 2^{n-2} 变为 0; 从第四至第五阶段, 数字保持不变(0)。

考虑到数列仅仅只是更高数列中的一个子数列以及格雷的变换特性, 有: 在第二阶段末尾, X_n 数列的下一项与前一项相同; 在第三阶段末尾, X_n 数列的下一项是前一项异或 2^{n-2} (注意这时 B_n 数列第三阶段为数字 $n-1$); 在第四阶段末尾, X_n 数列的下一项与前一项相同; 在其他情况下, X_n 数列的下一项依照前一级 X_{n-1} 数列的方式, 或者是前一项的下一个格雷码。

由 B 数列的特征可以判断出各个阶段的边界, 将 X_n 数列和 B_n 数列一一对应, 根据数列 B_n 的数字特征可以推出数列 X_n 的变化规律:

如果数列 B_n 的当前项为 0 时, 则数列 X_n 的下一项不变, 即:

$$X_n : (k + 1) = X_n : k \quad (8)$$

如果数列 B_n 的当前项为第偶数次 1 时, 则下一项为前一项异或 1, 即:

$$X_n : (k + 1) = X_n : k \oplus 1 \quad (9)$$

如果数列 B_n 的当前项为第偶数次连续出现 i 的最后一个时, 则下一项为前一项异或 2^{i-1} , 即:

$$X_n : (k + 1) = X_n : k \oplus 2^{i-1} \quad (10)$$

否则 $X_n : (k + 1)$ 为 $X_n : k$ 的下一个格雷码。

3.4 子空间码序列的逻辑生成

分形扫描方法的生成逻辑结构总图如图 5 所示。使用信号 sel 表示子空间码下一项的生成方式, 0 表示下一项为正常格雷码, 1 表示下一项为阶段间的特殊跳变, 使用 $D[n-2:0]$ 表示子空间码的跳变情况, $D[i]$ 为 1 表示子空间码的相应位需要跳变, 0 表示保持不变。按以下要求生成信号 sel 与 D :

如果当前状态为 $B0$, 则 sel 取 1, D 取 0, 表示子空间码保持不变; 如果当前状态为 $B1$, 则 $D[0] = !K[1]$ (对应图 4 中从 $B1$ 到 $B0$ 状态)。当 $K[1]$ 为 0 时是 B_n 数列第偶数次出现 1, X_n 数列的下一项是前一项异或 1, 则 $D[0] = 1$;

如果当前状态为 $B2$, 则 $D[1] = !K[2]$ (对应状态图中从 $B2$ 到 $B1$ 状态)。当 $K[2]$ 为 0 时是 B_n 数列第偶数次连续出现 2, X_n 数列的下一项是前一项异或 2, 则 $D[1] = 1$;

依此类推, 如果当前状态为 B_i (对应状态图中从 $B3$ 到 $B2$ 状态等), 则 $D[i-1] = !K[i]$ 。当 $K[i]$ 为 0 时是 B_n 数列第偶数次出现 i , X_n 数列的下一项是前一项异或 2^{i-1} , 则 $D[i-1] = 1$ 。

图 5 中, 若 sel 为 1, 则选择 D 为异或码与原子空间码进行异或得到下一个子空间码; 若

sel 为 0, 则选择格雷定位器得到原子空间码的下一个格雷码, 新的子空间码在时钟 CLK 上升沿且 GetNext 有效时才输出, 并在此基础上继续求解下一个子空间码。

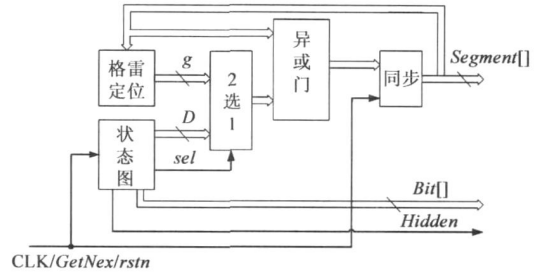


图 5 分形扫描方法生成逻辑结构图

4 分形扫描的参数化 IP 核设计与仿真

为了适应各种灰度等级的扫描要求, 以灰度位数 n 做为参数, 设计一个通用的满足从最低 4 级到最高 65536 级灰度的扫描核心模块。

4.1 分形扫描的参数化 IP 核设计

设计的扫描 IP 核结构框图如图 6 所示。其中, 格雷定位码与奇偶标志用于产生当前子空间码 Segment 的下一个格雷码; 状态码 BST 对应图 3 当前状态的状态编码, 状态计数 $count$ 与状态计数完成 $finish$ 对当前状态进行计数, 位码奇偶次数 K 对每一状态出现的次数进行计数, 下一状态码 $NextBST$ 预生成下一个时钟的状态码; 当前状态为状态码、计数与奇偶次数的状态汇总, 以生成下一个子空间的选择码 sel 与变换码 D , 同时生成位码 Bit 、消隐码 $Hidden$ 与周期结束码 $Last$; 选择器与异或门生成下一个子空间码 $NextSeg$ 。

4.2 分形扫描的参数化 IP 核仿真

以时钟 10MHz (clk 周期 100ns) 为例, 在 ActiveHDL 环境下^[8,9], 所设计的分形扫描 IP 核将根据输入参数 n (灰度级数的位), NB (位码宽度) 得到各种等级的仿真波形。

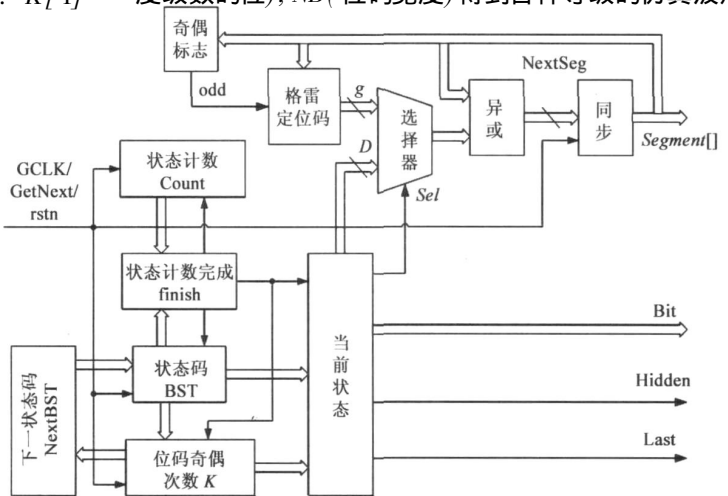


图 6 分形扫描 IP 核结构框图

当 $n=4$, $NB=2$ (16 级灰度) 时的仿真波形如图 7 所示。图 8 的 Segment 输出的波形对应表 1 中的子空间码序列, Bit 输出的波形与表 1 中的位码序列一致, 从第 32 到第 39 个周期消隐信号 Hidden 有效, 符合设计要求。

4.3 分形扫描的使用实例

参数化分形扫描 IP 核的应用如图 7 所示, 在 FPGA 系统中, 分形扫描 IP 核是扫描的核心模块, 序列发生器再根据实际 FPD 的大小计算每一个子空间所对应的显示区域, 并产生显示位置与读外部 RAM 的地址顺序, 读控制经仲裁后按顺序读取外部 RAM 的数据至输出缓冲器, 数据缓冲后再以恒定速度输出至 FPD 单元面板上

形成图像。

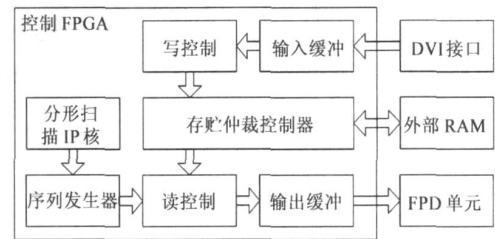


图 7 FPD 控制系统结构图

图 7 所示系统结构已用于大屏幕 LED 显示屏、被动式 OLED 显示屏等多个平板显示系统中, 取得良好效果。

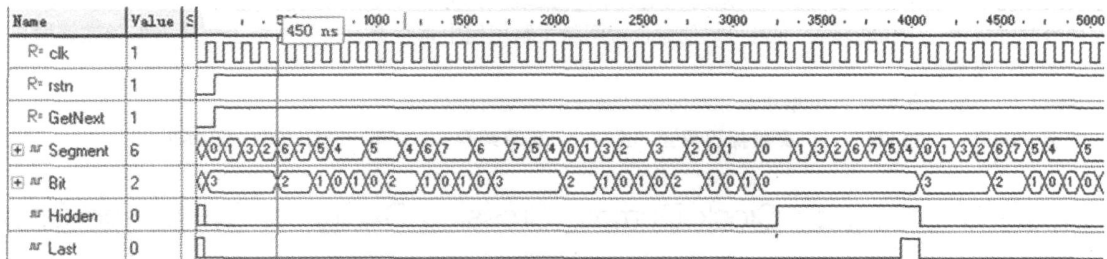


图 8 16 级灰度仿真波形

5 结论

本文研究的分形扫描 IP 核已应用于各种扫描控制器中, 实现了在 FPGA 中嵌入 Verilog 描述的分形扫描 IP 核, 有效提高成像灰度等级和画面质量。在 LED 平板显示行列驱动面板部分, 采用并行译码的列驱动技术取代传统的串行移位扫描模式, 配合分形扫描技术, 大幅提高了显示系统的帧频速度。通过系列应用验证, 证明该系统不仅可以实现平板显示器的高清晰度、高分辨率的视频图像显示, 更重要的是可以不采用高速 IC 器件, 降低了平板显示器的驱动代价, 同时获得了具有自主知识产权的创新性的平板显示器的灰度控制方法。

参考文献:

- [1] Kim J-H, Ahn S-S, Kwon C H, et al. An output channel nonuniformity compensation driving method in flat panel display driving circuits[J]. Journal of Display Technology, 2006, 2(4): 386-392.
- [2] Jir-Ho Kim, Soorr Sung Ahn, Olr Kyong Kwon. Image quality enhancement driving method of flat panel displays for TV applications[J]. IEEE Transactions on Consumer Electronics 2007, 53(3): 1147-1152.
- [3] Lee H, Yoo J-S, Kim C-D, et al. Hexagonal & Si: H TFTs: a new advanced technology for flat panel displays[J]. IEEE Transactions on Electron Devices, 2007, 55(1): 329-336.
- [4] 徐美华, 陈章进, 冉峰, 何幼桦. 平板显示系统的最优扫描结构及分形模型[J]. 电子学报, 2006, 34(8): 1376-1380.

play system[J]. Acta Electronica Sinica, 2006, 34(8): 1376-1380. (in Chinese)

- [5] XU Mei hua, RAN Feng, CHEN Zhang jin. The scanning methodology research based on space time mapping optimization[J]. Dynamics of continuous, discrete and impulsive systems, series A: Mathematical analysis, 2006, 13(3): 1093-1101.
- [6] CHEN Zhang jin, CHEN Feng, RAN Feng, et al. Increase of brightness and transmission efficiency in flat panel display through serial synchronous scanning mode with double buffers[J]. Journal of Shanghai University, 2007, 11(3): 314-317.
- [7] Kyuha Chung, Mun Pyo Hong, Chi Woo Kim, Innum Kang. Needs and solutions of future flat panel display for information technology industry[J]. Electron Devices Meeting, 2002, 385-388.
- [8] 徐志军, 徐光辉. CPLD/FPGA 的开发与应用[M]. 北京: 电子工业出版社, 2002. 162-173.
- [9] 廖裕评, 陆瑞强. D 数字电路设计[M]. 北京: 清华大学出版社, 2001. 115-130.

作者简介:



陈章进 男, 1968 年 11 月出生, 上海大学计算中心副教授, 在读博士。主要研究领域为微电子及集成电路设计、多媒体支持下的高清晰度平板显示技术。获上海市科技进步奖 1 项。
E-mail: zjchen@staff.shu.edu.cn